

ПРАКТИЧЕСКИЙ КУРС

7

ПРИМЕРЫ ПРОГРАММИРОВАНИЯ ВНЕШНИХ УСТРОЙСТВ ДЛЯ МИКРОПРОЦЕССОРНЫХ СИСТЕМ КОДОВЫЙ ЗАМОК

По приведенной схеме (рис. I-1) кодового замка и фрагменту программы укажите: а) HEX код содержимого ячейки памяти *cb*, б) адрес порта *PB*, в) что выполняет фрагмент программы, начиная с метки *M1*? 0 – подает сигнал тревоги, 1 – блокирует замок, 2 – открывает замок, 3 – вызывает опергруппу. *PPI* работает в режиме 0.

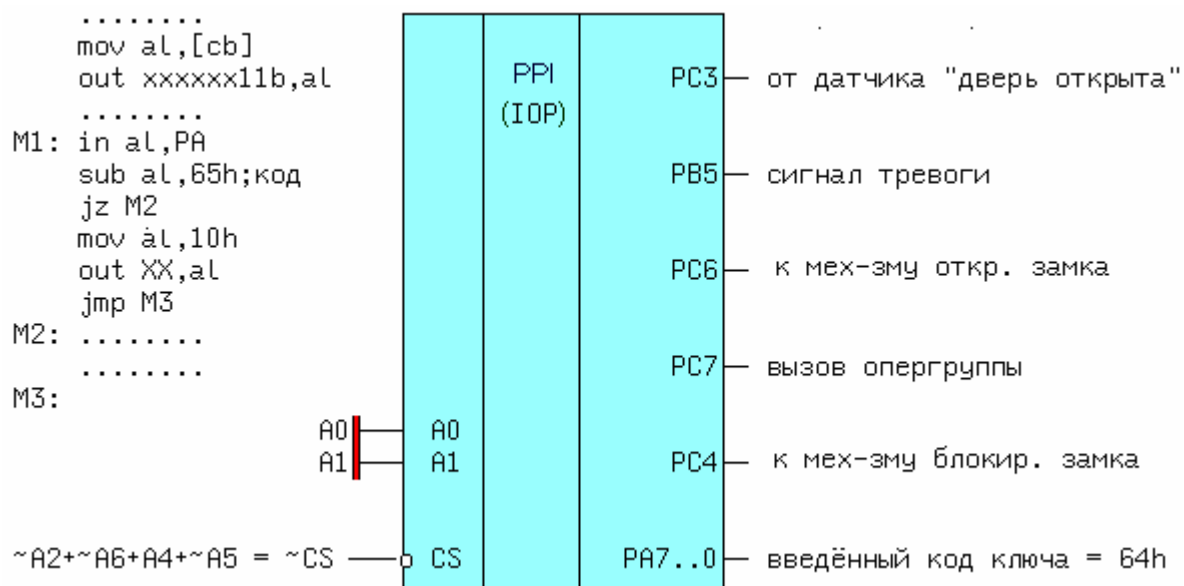


Рис. I-1 Кодовый замок

РЕШЕНИЕ

а) Для ответа на первый вопрос неплохо бы иметь карту памяти с символическим именем одной из ячеек - *cb*. Так как этого нет, то исследуем первые две команды фрагмента программы. Содержимое *cb* загружается в аккумулятор *AL* и затем выводится командой *OUT* в порт с двоичным адресом *xxxxxx11* (*b* - указывает на двоичную запись, 6 бит нам пока не известны). На рисунке присутствует только одно ВУ, а именно *PPI*. Два младших бита шины адреса (ША) равные *A1,A0 = 11* попадают на входы *PPI A1,A0* - это свидетельствует, что содержимое *AL* будет "истолковано"

PPI, как управляющий байт. Не путайте входы PPI A1,A0 и биты ША A1,A0. В некоторых задачах входы A1,A0 микросхем могут соединяться с другими линиями ША. Для режима 0 управляющий байт PPI имеет следующий формат:

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	РА	РСст	0	РВ	РСмл

Значения битов РА, РВ, РСст, РСмл определяются требуемым направлением передачи информации через один из указанных портов (половины порта РС могут настраиваться на ввод или вывод отдельно). Из рисунка следует, что порт РА предназначен для ввода кода ключа, следовательно, бит РА=1. Из младшей половины порта РС задействована только линия РС3 (по ней передается сигнал от датчика "дверь открыта"), поэтому бит РСмл = 1. Анализ линий портов РВ,РСст показывает, что они задействованы на вывод, то есть биты РВ и РСст равны 0. Поэтому ответом на первый вопрос будет код 91(HEX) = 10010001.

б) Адрес порта РВ найдем из условия, что при выполнении команд IN или OUT обращенных к PPI, сигнал на входе ~CS должен быть активным, т.е. равным 0, т.к. вход ~CS инверсный. Сигнал на этом входе задан в виде уравнения неполного дешифратора, связывающего отдельные биты шины адреса (ША) по ИЛИ. Результат ИЛИ равен нулю, если ВСЕ входные сигналы ИЛИ также равны нулю. Часть битов ША использована в уравнении в инверсном виде, поэтому значения этих битов д.б. равны 1. Кроме того для порта РВ биты A1,A0 = 01.

A7	A6	A5	A4	A3	A2	A1	A0
X	1	1	0	X	1	0	1

Незадействованные (don't care) биты заполняем любыми значениями, например нулями и находим один из вариантов ответа на второй вопрос (адрес порта РВ = 01100101 = 65(HEX)).

в) Какие действия выполняет PPI, можно узнать, анализируя остальной код фрагмента программы. Команда IN AL,РА что-то вводит в аккумулятор из порта с символическим именем РА. Нетрудно догадаться, что это имя относится к одноименному порту, и следовательно вводится набранный код ключа. В следующей команде введенный код вычитается или сравнивается (что одно и тоже) с каким-то числом. Не нужно быть Ш.Холмсом, чтобы догадаться, что это число - истинное значение кода ключа (в нашем случае оно совпадает с введенным).

В этот момент для варианта, когда коды совпадают - ответ ясен, однако рассмотрим решение подробно, т.к. в случае несовпадения кодов (в нашем случае 65 <>64) существует несколько альтернатив. Итак, обходим

команду JZ M2, как не соответствующую нашему случаю. Следующие две команды выводят код 10(HEX) = 00010000(BIN) в порт XX. Из восьми битов этого кода какое-то действие произведет, скорее всего, бит D4=1. Из приведенных на рисунке портов этот бит D4 может попасть только на линию PA4 (где ему делать нечего, т.к. порт PA настроен на ввод кода ключа) и на линию PC4 которая, как видно из рисунка передает сигнал на механизм блокировки замка. Третьим ответом будет: 1.

НЕКОТОРЫЕ ТЕРМИНЫ И ОПРЕДЕЛЕНИЯ

Шина - группа проводников (линий связи), имеющих похожее функциональное назначение или выполняющих общую функцию.

Строб - короткий импульс, выделяющий установившееся, свободное от помех значение информационного сигнала.

Системная шина - совокупность трех шин: шины данных (ШД), шины адреса (ША) и шины управления (ШУ).

КОП - однобайтовый код операции (первый байт любой команды)

ALU Арифметико-логическое устройство (АЛУ)

CE Chip Enable или Crystall Enable (тоже CS)

CMOS CoMpleMentary-syMMetry/Metal-oxide seMiconductor, комплементарная логика на транзисторах металл-оксид-полупроводник (КМОП)

CPU Центральный процессор

CS Chip Select или Crystall Select (тоже CE)

E2PROM Electrically Erasable PrograMMable ROM

EEPROM Electrically Erasable PrograMMable ROM

EPROM Erasable PrograMMable ROM

FIFO Структура данных, организованная по принципу "первым вошел - первым вышел" (конвейер или очередь)

FRAM Ferroelectric RAM

LED Светодиод

LIFO Структура данных, организованная по принципу "последним вошел - первым вышел" (стек)

MRAM Magnitoelectric RAM

OTP One TiMe PrograMMable (PROM)

OUM Ovonic Unified MeMory

PROM PrograMMable ROM (OTP)

RAM RandoM Access MeMory (ОЗУ, ЗУПВ)

ROM Read Only MeMory (ПЗУ)

АЛУ Арифметико-логическое устройство (ALU)

АЦП Аналого-цифровой преобразователь

БИС Большая интегральная схема

ВВ Ввод - вывод

ВУ Внешнее устройство

ЖКД Жидко-кристаллический дисплей (LCD)

ЖКИ Жидко-кристаллический индикатор

ЗУПВ Запоминающее устройство с произвольной выборкой (ОЗУ)
ИМС Интервальная микросхема (тоже ИС)
ИС Интегральная схема (тоже ИМС)
КЛС Комбинационная логическая схема (тоже КС)
КМОП К-МОП комплементарная логика на транзисторах металл-оксид-полупроводник (CMOS)
КОП Код операции
КС Это КЛС
ЛБ Логический базис
ЛФ Логическая функция
ЛЭ Логический элемент
МК Микроконтроллер
МП Микропроцессор
ОЗУ Оперативное запоминающее устройство (ЗУПВ)
ОК Открытый коллектор
ОЭВМ Однокристалльная ЭВМ (микроконтроллер)
ПДП Прямой доступ к памяти (DMA)
ПЗУ Постоянное запоминающее устройство (ROM)
ПИТ Программируемый интервальный таймер
ППИ Программируемый периферийный интерфейс
ПС Последовательная схема
ПФ Переключательная функция
РОН Регистр общего назначения
САПР Система автоматизированного проектирования
СБИС Сверхбольшая интегральная схема
СДНФ Совершенная дизъюнктивная нормальная форма
ТИ Таблица истинности
ТК Таблица Карно
ЦАП Цифро-аналоговый преобразователь
ЦУ Цифровое устройство
ШИМ Широтно-импульсная модуляция (PWM)
ЭВМ Ну, это и так понятно
ЭП Элемент памяти
ЯП Ячейка памяти