

ПРАКТИЧЕСКИЙ КУРС

10

**ПРИМЕРЫ ПРОГРАММИРОВАНИЯ ВНЕШНИХ УСТРОЙСТВ
ДЛЯ МИКРОПРОЦЕССОРНЫХ СИСТЕМ**

УПРАВЛЕНИЕ ЦАП

УПРАВЛЕНИЕ ЦАП

1. Вычислите ряд значений на выходе устройства #/^ при выполнении блока команд от метки OUTP до метки EXIT (рис. I-4). Полярность U_{вых} – положительная. 2. Определите порт вывода PX (РА,РВ или РС).

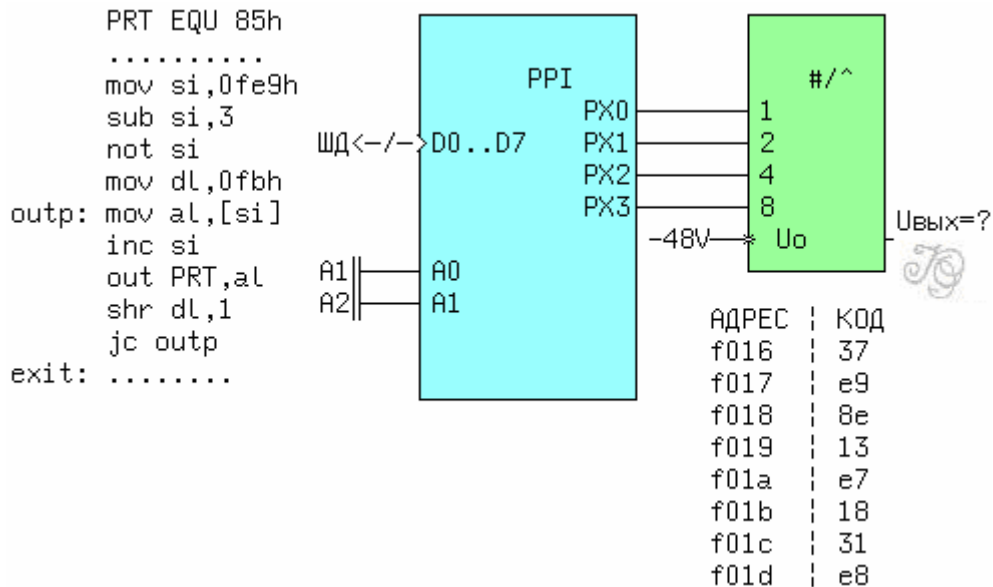


Рис. I-4 Управление ЦАП

РЕШЕНИЕ

а) Определяем, что устройство #/^ - есть цифро-аналоговый преобразователь, у которого $U_{\text{вых}} = (-U_0 \cdot D) / 2^n$, где n - число разрядов ЦАП (n=4, U₀=-48v), D- десятичный эквивалент двоичного кода на входах ЦАП. Поэтому U_{вых} = (3*D) вольт. Первые три команды дадут (SI)=0FE9-3=0FE6

и после инверсии (SI)=F019. Четвертая команда засылает в регистр DL значение FB(HEX)=1111 1011(BIN).

Далее отмечаем, что циклическое выполнение команд

```

outp: mov al,[si]
.....
      shr dl,1
      jc outp
        
```

выполняется пока команда SHR DL,1 "выталкивает" во флаг переноса CF единицу и закончится, когда очередной сдвиг вправо содержимого DL "вытолкнет" во флаг переноса 0 и команда JC "перейти если есть перенос" не будет выполнена. Так как в коде 11111011-->CF ноль попадет в CF только при третьем проходе, то и весь цикл будет выполняться 3 раза.

Команды

```
outp: mov al,[si]
      inc si
      out PRT,al
```

выведут в порт с адресом PRT содержимое трех последовательных ячеек памяти, начиная с адреса F019, то есть 13,e7,18 (HEX). Как видно из рисунка, на входы четырехразрядного ЦАП попадут только четыре младших бита (3,7,8) через линии PX0..PX3.

Отсюда следует, что в цикле команд, начиная с метки outp, инструкцией OUT PRT,AL на выходе ЦАП будут сформированы три значения напряжения: $3 \cdot 3 = 9$ вольт при первом проходе и $3 \cdot 7 = 21$ и $3 \cdot 8 = 24$ вольт при остальных проходах.

б) Адрес порта вывода известен из директивы PRT EQU 85H (1000 0101) в котором биты ША A2,A1=10(BIN). Эти биты попадают на входы A1,A0 PPI (не путать линии ША A2,A1 и входы A1,A0). Когда код на входах A1,A0=10, то активизируется порт PC и вывод идет через него.

НЕКОТОРЫЕ ТЕРМИНЫ И ОПРЕДЕЛЕНИЯ

Шина - группа проводников (линий связи), имеющих похожее функциональное назначение или выполняющих общую функцию.

Строб - короткий импульс, выделяющий установившееся, свободное от помех значение информационного сигнала.

Системная шина - совокупность трех шин: шины данных (ШД), шины адреса (ША) и шины управления (ШУ).

КОП - однокбайтовый код операции (первый байт любой команды)

ALU Арифметико-логическое устройство (АЛУ)

CE Chip Enable или Crystall Enable (тоже CS)

CMOS CoMpleMentary-syMMetry/Metal-oxide seMiconductor, комплементарная логика на транзисторах металл-оксид-полупроводник (КМОП)

CPU Центральный процессор

CS Chip Select или Crystall Select (тоже CE)

E2PROM Electrically Erasable PrograMMable ROM

EEPROM Electrically Erasable PrograMMable ROM

EPROM Erasable PrograMMable ROM

FIFO Структура данных, организованная по принципу "первым вошел - первым вышел" (конвейер или очередь)

FRAM Ferroelectric RAM

LED Светодиод

LIFO Структура данных, организованная по принципу "последним вошел - первым вышел" (стек)

MRAM Magnitoelectric RAM

OTP One TiMe PrograMMable (PROM)

OUM Ovonic Unified MeMory

PROM PrograMMable ROM (OTP)

RAM RandoM Access MeMory (ОЗУ, ЗУПВ)

ROM Read Only MeMory (ПЗУ)

АЛУ Арифметико-логическое устройство (ALU)

АЦП Аналого-цифровой преобразователь

БИС Большая интегральная схема

ВВ Ввод - вывод

ВУ Внешнее устройство

ЖКД Жидко-кристаллический дисплей (LCD)

ЖКИ Жидко-кристаллический индикатор

ЗУПВ Запоминающее устройство с произвольной выборкой (ОЗУ)
ИМС Интервальная микросхема (тоже ИС)
ИС Интегральная схема (тоже ИМС)
КЛС Комбинационная логическая схема (тоже КС)
КМОП К-МОП комплементарная логика на транзисторах металл-оксид-полупроводник (CMOS)
КОП Код операции
КС Это КЛС
ЛБ Логический базис
ЛФ Логическая функция
ЛЭ Логический элемент
МК Микроконтроллер
МП Микропроцессор
ОЗУ Оперативное запоминающее устройство (ЗУПВ)
ОК Открытый коллектор
ОЭВМ Однокристалльная ЭВМ (микроконтроллер)
ПДП Прямой доступ к памяти (DMA)
ПЗУ Постоянное запоминающее устройство (ROM)
ПИТ Программируемый интервальный таймер
ПШИ Программируемый периферийный интерфейс
ПС Последовательная схема
ПФ Переключательная функция
РОН Регистр общего назначения
САПР Система автоматизированного проектирования
СБИС Сверхбольшая интегральная схема
СДНФ Совершенная дизъюнктивная нормальная форма
ТИ Таблица истинности
ТК Таблица Карно
ЦАП Цифро-аналоговый преобразователь
ЦУ Цифровое устройство
ШИМ Широтно-импульсная модуляция (PWM)
ЭВМ Ну, это и так понятно
ЭП Элемент памяти
ЯП Ячейка памяти